

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-124435

(43)Date of publication of application : 25.04.2003

(51)Int.Cl.

H01L 25/07

H01L 23/29

H01L 25/18

(21)Application number : 2001-319019

(71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

(22)Date of filing : 17.10.2001

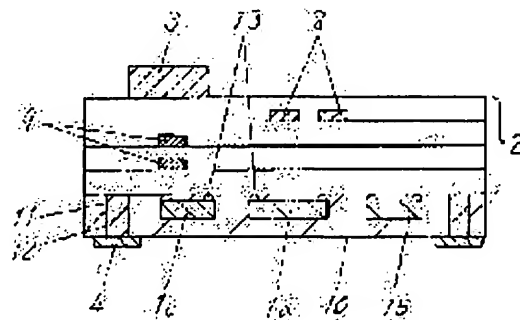
(72)Inventor : TAKEHARA HIDEKI
YOSHIKAWA NORIYUKI
KANAZAWA KUNIHICO
NAKATANI SEIICHI

(54) HIGH FREQUENCY SEMICONDUCTOR

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a high performance module package of all-in-one structure where a receiving system is integrated with a transmitting system, such as an RF module, satisfying such technology problems, opposed to each other, as miniaturization, high density mounting, and better radiation.

SOLUTION: A composite resin material layer 10 consisting of epoxy resin and an inorganic filler is formed at the lower part of a ceramic substrate 2, the lower part of the layer is formed in a flat shape, and an electrode 4 for external connection is formed. Semiconductor elements 1a, 1b, and 1c, connected to the ceramic substrate 2, and a passive part, are buried in the layer, and radiation from the semiconductors 1a, 1b, and 1c is effected from a layer-to-layer connection structure via hole 11. A new package described above is realized.



LEGAL STATUS

[Date of request for examination]

23.08.2004

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the
examiner's decision of rejection or application
converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of
rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開 2003-124435

(P 2003-124435A)

(43) 公開日 平成15年4月25日 (2003. 4. 25)

(51) Int. Cl. 7

識別記号

F I

テマコード (参考)

H01L 25/07
23/29
25/18

H01L 25/04
23/36

C 5F036
A

審査請求 未請求 請求項の数 8

O L

(全 8 頁)

(21) 出願番号 特願2001-319019 (P2001-319019)

(22) 出願日 平成13年10月17日 (2001. 10. 17)

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 竹原 秀樹

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72) 発明者 吉川 則之

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(74) 代理人 100097445

弁理士 岩橋 文雄 (外2名)

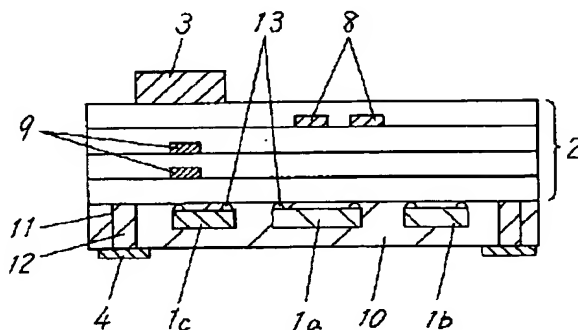
最終頁に続く

(54) 【発明の名称】 高周波半導体装置

(57) 【要約】 (修正有)

【課題】 RFモジュールのような受信系、送信系が一体になったオールインワン構造のモジュールパッケージとして、小型化、高密度実装化、高放熱化の相反する技術課題を満足する高性能パッケージを提供する。

【解決手段】 セラミック基板2の下部にエポキシ樹脂と無機充填物からなる複合樹脂材料層10が形成されており、その層の下部は平坦な形状を有し、かつ外部接続用電極4が形成されており、その層の内部にはセラミック基板2に接続された半導体素子1a、1b及び1cや受動部品を埋没し、半導体1a、1b及び1cからの放熱を複合樹脂材料層10中に形成された層間接続構造ビアホール11から行う新しいパッケージを実現する。



【特許請求の範囲】

【請求項 1】 セラミック基板の下部にエポキシ樹脂と無機充填物からなる複合樹脂材料層が形成され、その複合樹脂材料層の下部は平坦な形状を有し、かつ外部接続用電極が形成され、前記複合樹脂材料層の内部にはセラミック基板に接続された半導体素子や受動部品を埋没してなることを特徴とする高周波半導体装置。

【請求項 2】 半導体素子がフリップチップにより基板実装されてなることを特徴とする請求項 1 記載の高周波半導体装置。

【請求項 3】 複合樹脂材料層には、高熱伝導樹脂材料が埋め込まれた層間接続構造と半導体素子の表面とが接続され、更に前記層間接続構造はグラウンド電極でありかつ放熱用電極である外部接続用電極に接続されていることを特徴とする請求項 2 記載の高周波半導体装置。

【請求項 4】 回路パターンを有する第 1 のセラミック基板と半導体素子を有する第 2 のセラミック基板があり、双方の間に樹脂層があり、その層の内部に半導体素子が埋め込まれて、第 1 の基板の回路パターンと第 2 の基板の回路パターンが、導電性樹脂材料が埋め込まれた層間接続構造によって電気的に接続されたことを特徴とする高周波半導体装置。

【請求項 5】 第 2 のセラミック基板に載置された半導体素子がフリップチップにより基板実装されたことを特徴とする請求項 4 記載の高周波半導体装置。

【請求項 6】 第 2 のセラミック基板に載置された半導体素子の一部が、金属線により結線されたことを特徴とする請求項 5 記載の高周波半導体装置。

【請求項 7】 第 2 のセラミック基板載置の金属線により結線された半導体素子周囲を、液状エポキシ樹脂で封止してなることを特徴とする請求項 6 記載の高周波半導体装置。

【請求項 8】 下部に凹部を有するセラミック基板の凹部にエポキシ樹脂と無機充填物からなる複合樹脂材料層が形成され、その複合樹脂材料層の下部は平坦な形状を有し、前記複合樹脂材料層の内部にはセラミック基板に接続された半導体素子や受動部品を埋没して搭載され、前記凹部以外の部分に外部接続用電極を有することを特徴とする高周波半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、高周波半導体素子および制御集積回路素子およびその周辺回路を載置された高周波半導体装置の構造に係り、特にパッケージの構造に関する。

【0002】

【従来の技術】主として携帯電話等の移動体通信機器に用いられる高周波半導体装置は、RF モジュールという形で、受信系と送信系が一体化になったオールインワン構造のモジュール化の要望が高まっている。高周波半導体

素子および制御集積回路素子およびその周辺回路を載置され、受信系と送信系が一体化になったシステムを取り込むことにより、更に、実装される半導体素子やチップ部品点数が増加する中でのパッケージのより小型化が求められている。

【0003】従来の高周波半導体装置の例を図 10 を用いて説明する。図 10 においては 1 はトランジスタ等の半導体素子、2 はセラミック多層基板、3 はチップ抵抗、チップコンデンサ、チップインダクタ等のチップ部品、4 は下部電極、5 は金属ワイヤー、6 はポッティング樹脂、7 は金属キャップである。セラミック多層基板 2 表面上には半導体素子やチップ部品を搭載するための部品実装用ランドと電極配線パターンがスクリーン印刷法や金属薄膜のエッチング等で形成されている。半導体チップ 1 はセラミック多層基板 2 上の部品実装ランド部にダイスボンドされ、セラミック多層基板 2 表面上に形成された電極配線パターンとが金属ワイヤー 5 で接続され、ポッティング樹脂 6 で半導体チップ 1 と金属ワイヤー 5 が保護されている。更にチップ部品 3 も所定の位置に半田により実装されている。セラミック多層基板 2 にはパッケージとなる金属キャップ 7 が取り付けられている。さらにセラミック多層基板 2 の表面電極配線パターンは、図示されていないがセラミック多層基板を貫通するスルーホールにより下部電極 4 と電気的に導通されている。

【0004】

【発明が解決しようとする課題】しかしながら従来の高周波半導体装置においては、セラミック多層基板上に半導体素子、チップ部品を載置するだけの構造では、実装される部品点数が増加する中、パッケージのより小型化には対応できず、新しい構造の高周波半導体装置が必要であった。

【0005】また、パワーアンプなどの発熱素子である半導体チップがセラミック多層基板上に搭載されているため、半導体チップから発生した熱はすべてのセラミック多層基板を通して下部に伝達され、下部電極から放熱される構造になっている。このため、セラミック多層基板の熱抵抗が高く、大電力を消費する半導体チップは充分放熱されずに高温状態になってしまうという問題点があった。

【0006】本発明は上述のような課題を解決するものであり、パワーアンプ、スイッチ等の半導体素子、制御用半導体素子等の能動部品、抵抗、コンデンサ、インダクタ、フィルタ等の受動部品を含む、受信系、送信系のシステムを積層化された基板の中にオールインワンで内蔵することにより、配線長減少によるインピーダンス低下、浮遊容量の低減、耐ノイズ性向上など電気的特性の向上と、超小型化、高放熱化の特徴ある高周波半導体装置を提供することを目的とする。

【0007】

【課題を解決するための手段】請求項1記載の高周波半導体装置は、セラミック基板の下部にエポキシ樹脂と無機充填物からなる複合樹脂材料からなる層が形成されており、その層の下部は平坦な形状を有し、かつ外部接続用の電極が形成されており、その層の内部にはセラミック基板に接続された半導体素子や受動部品を埋没してなることを特徴としたものである。これにより、セラミック基板下部に半導体素子や受動部品を実装するため、基板下面を実装エリアとして活用でき、実装密度を向上することができる。また前記部品を複合樹脂で埋め込むことにより、耐機械的特性、耐湿性などの信頼性を向上することができる。さらに、下面に外部接続用電極を持つ複合樹脂を電極面が平坦になるように埋め込むことで、製品の搬送、取り扱いが容易になり、ユーザーでの実装性も向上する。

【0008】請求項2記載の高周波半導体装置は、半導体素子がフリップチップにより基板実装されてなることを特徴としたものである。半導体素子をバンプによるフリップチップで基板に接続するため、配線長減少によるインピーダンス低下、浮遊容量低減、フリップチップ実装による実装密度の向上とパッケージの低背化が実現できる。さらにセラミック基板の下面に半導体を実装するため、基板上面にも部品実装が可能となり、製品全体としての実装密度をより高めることが可能になる。

【0009】請求項3記載の高周波半導体装置は、複合樹脂材料層において、高熱伝導樹脂材料が埋め込まれて形成された層間接続構造によって、フリップチップ接続された半導体素子の表面に接続されて、更に前記層間接続構造はグラウンド電極でありかつ放熱用電極である外部接続用電極に接続されていることを特徴としたものである。これにより、パワーアンプなどの発熱素子である半導体素子表面と外部接続用電極の間に層間接続構造が1箇所～複数箇所設けられて高熱伝導樹脂材料が充填された構造により、フリップチップ接続された半導体からの放熱を充分行うことができ、グラウンド電位を確実にとることが出来る。

【0010】請求項4記載の高周波半導体装置は、回路パターンを有する第1のセラミック基板と半導体素子を有する第2のセラミック基板があり、双方の間に樹脂層があり、その層の内部に半導体素子が埋め込まれて、第1のセラミック基板の回路パターンと第2のセラミック基板の回路パターンが、導電性樹脂材料が埋め込まれて形成された層間接続構造によって電気的に接続された構造を特徴としたものである。これにより、第1のセラミック基板と第2のセラミック基板を要求される電気的特性、熱的特性、機械的特性に応じて使い分け、その基板を複合樹脂を介して積層し、小型の基板パッケージを提供することができる。第1の基板と第2の基板の線膨張係数が異なる場合でも、基板間に複合樹脂層が介在するため、その差異を吸収する信頼性の高いパッケージを供

することができる。また第1の基板と第2の基板の間に半導体素子や受動部品を実装するため、第1の基板上面にも部品実装ができ、製品全体としての実装密度を向上することができる。さらに、前記部品を複合樹脂で埋め込むことにより、耐機械的特性、耐湿性などの信頼性を向上することができる。

【0011】請求項5記載の高周波半導体装置は、請求項4の半導体装置において、第2のセラミック基板に設置された半導体素子がフリップチップにより接続されたことを特徴としたものである。これにより、第2の基板に半導体素子をフリップにより実装しているため、第1の基板と第2の基板の間にある樹脂層の厚みを薄くすることができる。また第2の基板に実装された半導体素子のインピーダンスの低下、浮遊容量低減、フリップチップ実装による実装密度の向上が実現できる。さらに第1のセラミック基板と第2のセラミック基板の間に半導体素子を実装するため、第1の基板上面にも部品実装が可能となり、製品全体としての実装密度をより高めることができる。

【0012】請求項6記載の高周波半導体装置は、請求項5の半導体装置において、第2のセラミック基板に設置された半導体素子の一部が、金属線により結線されたことを特徴としたものである。これによれば、第2の基板の半導体素子のうちで、放熱が必要な素子を高熱伝導接着剤で固着し、金属線で基板と結線することにより、素子から第2のセラミック基板に直接放熱することができる。素子の発熱が大きい場合に特に有効な形態になる。

【0013】請求項7記載の高周波半導体装置は、請求項6記載の半導体装置において、第2のセラミック基板に設置された金属線により結線された半導体素子周囲を、液状エポキシ樹脂で封止してなることを特徴としたものである。これによれば、第2のセラミック基板上に金属線により結線された半導体素子周囲をエポキシ樹脂で封止してあるため、第1のセラミック基板と第2のセラミック基板を複合樹脂材料で接着する際に、半導体素子および金属線にかかる応力を緩和することができ、金属線倒れ、断線などの不良がなくなり、組み立て歩留まりを向上することができる。さらに、前記半導体素子を封止したエポキシ樹脂を第1のセラミック基板と第2のセラミック基板のスペーサーとして利用することができ、その場合には基板間の間隙の調整に使うことができる。

【0014】請求項8記載の高周波半導体装置は、下部に凹部を有するセラミック基板の凹部にエポキシ樹脂と無機充填物からなる複合樹脂材料層が形成され、その複合樹脂材料層の下部は平坦な形状を有し、前記複合樹脂材料層の内部にはセラミック基板に接続された半導体素子や受動部品を埋没して搭載され、前記凹部以外の部分に外部接続用電極を有する。このため、凹部に形成される複合樹脂材料層の充填が容易となる。

【0015】

【発明の実施の形態】以下に、本発明における高周波半導体装置の実施の形態について、図面を参照しながら説明する。

【0016】（第1の実施の形態）図1は本発明の第1の実施の形態における高周波半導体装置の断面図である。また、図2は同じく本発明の第1の実施の形態における高周波半導体装置の裏面から見た斜視図である。

【0017】図1において、1aはパワーアンプであるガリウム砒素パワー半導体素子、1bはスイッチ素子であるガリウム砒素半導体素子、1cは回路制御用のシリコン半導体素子、2は金属を含んだペースト材料により印刷形成された印刷抵抗8、印刷コンデンサ9を内層に内蔵し低温焼成形成された無収縮のセラミック多層基板、3は高周波回路定数を微調整するためのチップコンデンサ等のチップ部品、5は金属ワイヤー、10はエポキシ樹脂とシリカ等の無機充填剤からなる複合樹脂材料層、4は複合樹脂材料層の下部表面に形成された外部接続用電極、11は複合樹脂材料層に形成された複数のビアホール、12は複数のビアホールに埋め込まれた導電性樹脂である。内層に印刷抵抗8、印刷コンデンサ9を内蔵したセラミック多層基板2の下面には半導体素子チップやチップ部品を搭載するための部品実装用ランドと電極配線パターンがスクリーン印刷法や金属薄膜のエッチング等で形成されている。パワーアンプであるガリウム砒素パワー半導体素子1aと、スイッチ素子であるガリウム砒素半導体素子1bと、回路制御用のシリコン半導体素子1cとは、セラミック多層基板2下面の部品実装ランド部にハンダ等でダイスボンダされ、セラミック多層基板2下面表面上に形成された電極配線パターンと金属ワイヤー5で接続されている。さらに、図示していないがチップ抵抗、チップコンデンサ、チップインダクタ等の複数の受動部品が、セラミック多層基板2の下面に形成された回路パターン上にハンダ等で固着接続されている。半導体素子のチップサイズはパワーアンプ：

1. 6mm×0.6mm、厚み100μm、スイッチ：0.8mm×0.6mm、厚み150μm、制御用素子：1.0mm×0.7mm、厚み300μmである。下部表面に外部接続用電極4が形成された、エポキシ樹脂とシリカ等の無機充填剤からなる複合樹脂材料層10により半導体素子1a、1b、1cおよび受動部品は埋め込まれている。図2に示されるように、複合樹脂材料層10は下部が平坦な形状になっており電極面が平坦になっている。さら複合樹脂材料層10には導電性樹脂12が埋め込まれた複数の層間接続構造ビアホール11が形成され、層間接続構造ビアホール11は、前記複合樹脂材料層の外部接続用電極4の箇所合致されて形成されている。層間接続構造ビアホール11はセラミック多層基板2の下面に形成された回路パターンを電極まで引き出す役割と、半導体素子からの発熱をセラミック多層

基板を介して放熱する役割を果たす。ビアホール径は200μmφで、内部に導電性樹脂12として銅系のペーストが充填されている。さらにセラミック多層基板2の上面にも電極配線パターンが形成され、チップ抵抗、チップコンデンサ、チップインダクタ等の複数のチップ部品3が上面の電極パターン上にハンダ等で固着接続されている。セラミック多層基板2の層間に形成された印刷抵抗8、印刷コンデンサ9と、複合樹脂材料層10に埋めこめられた受動部品によって高周波回路の定数が決められており、セラミック多層基板2の上面に接続されたチップ部品3により高周波半導体装置毎の高周波回路定数の微調整を行う。また、セラミック多層基板2には上面電極パターンと層間に形成された印刷抵抗／印刷コンデンサおよび層間の電極パターンと下面の電極パターンとは図示されていないがセラミック多層基板を貫通するスルーホールにより電氣的に導通されている。

【0018】複合樹脂材料層10の厚みは、実装される半導体素子および受動部品の高さによって決められ、半導体素子の場合はワイヤーループ高さ+300μmの厚み、受動部品の場合は部品高さ+300μmの樹脂厚みを目安とする。複合樹脂材料層裏面には導体からなる外部接続用電極が形成されており、裏面が平坦なため、工程中での搬送、取り扱い、およびユーザーでの実装が容易である。また、実施の形態1では複合樹脂材料層10として無機充填剤にシリカを用いているが、必要な特性に合わせて充填材料を選択することが可能であり、例えば高放熱性が必要な場合には充填剤をアルミナに替えてを使うことも可能である。これにより充分放熱ができることになる。

【0019】（第2の実施の形態）次に本発明の高周波半導体装置の第2の実施の形態について図3に示した高周波半導体装置の断面図を参照して説明する。

【0020】図3において図1に示した第1の実施の形態と異なる点は、ガリウム砒素パワー半導体素子1aと、スイッチ素子のガリウム砒素半導体素子1bと、回路制御用のシリコン半導体素子1cを、金属コアと芯としたバンブ13によりセラミック多層基板2の下面の回路パターン上にフリップチップ接続されたものである。バンブ13には金線を用いたSBB（スタッドボールボンディング）方法を用いており、半導体素子1a、1b、1cとセラミック多層基板2の隙間は約40μmである。この他にバンブを付ける方法として、銅コア材を芯として周囲にメッキを施し、導電性樹脂で接着する方法、ACF（異方性導電性フィルム）、ハンダ材料などがあるが、いずれも同様の効果が得られる。半導体素子を基板に固着し金属線で結線する場合と比較して、実装高さを約1/2に低くすることができる。この形態の場合、封止後の複合樹脂の厚みはチップ高さ+300μmを目安とする。このように半導体素子をセラミック基板下面にフリップチップ実装すると、金属線による基板接

続と比べ、半導体素子を近接して置くことができ、かつ基板上面にも部品実装ができるため、製品全体としての実装密度が向上する。

【0021】さらに配線長減少によるインピーダンス低下、浮遊容量の低減など、電気回路的な効果も得られる。

【0022】（第3の実施の形態）次に本発明の高周波半導体装置の第3の実施の形態について図4に示した高周波半導体装置の断面図及び図5に示した高周波半導体装置の裏面から見た斜視図を参照して説明する。

【0023】図4において図3に示した第2の実施の形態と異なる点は、パワーアンプであるガリウム砒素パワー半導体素子1aの直下の位置に層間接続構造ビアホール21を形成し、複合樹脂材料層10の下部表面に形成された放熱用電極14の箇所と合致されて形成されている。図5に示されたように複合樹脂材料層10の下部表面には複数の外部接続用電極4と外部接続用電極4より大きい面積の放熱用電極14が形成されており、これにより電極ガリウム砒素パワー半導体素子1aからの放熱を層間接続構造ビアホール21を通じて効果的に行えるものである。放熱用電極14はグランド電極を兼ねており高周波半導体装置としてグランド電位の接地を充分図ることができる。

【0024】層間接続構造ビアホール21径は、150 μm から500 μm まで適宜選択することができ、ガリウム砒素パワー半導体素子1aのチップサイズに合わせて1個～複数個形成する。内部には高熱伝導樹脂22が充填されているが、複合樹脂材料層10の下部表面に形成された外部接続用電極4とセラミック多層基板2下面の電極パターンとを接続するための層間接続構造ビアホール11に使用する導電性樹脂12を充填しても同様の効果が得られる。これにより、フリップチップ接続された素子の発熱が大きいパワー半導体素子の場合に半導体からの放熱を充分行うことができる。

【0025】（第4の実施の形態）次に本発明の高周波半導体装置の第4の実施の形態について図6に示した高周波半導体装置の断面図を参照して説明する。

【0026】第4の実施の形態において、金属を含んだペースト材料により印刷形成された印刷抵抗8、印刷コンデンサ9を内層に内蔵し低温焼成形成された無収縮のセラミック多層基板2（第1の基板）と、パワーアンプ、スイッチなどのガリウム砒素半導体素子1a、1bと回路制御用のシリコンの半導体素子1cがフリップチップ実装されたアルミナ基板32（第2の基板）とで、前記複合樹脂材料層10をはさむ形態で接着、一体化した構造を有する。前記複合樹脂材料層10中にはセラミック多層基板2とアルミナ基板32とを電気的に接続するためのビアホール11が形成されており、内部には導電性樹脂12が充填されている。ビアホール11径は200 μm で内部に銅系のペーストを充填している。アル

ミナ基板32内には図示していないが、アルミナ基板32の表面電極パターンと外部接続用電極4および放熱用電極14を電気的に接続するための貫通スルーホールを有している。

【0027】これにより、複数の基板の接着に複合樹脂材料を使用するため、線膨張係数の違いによる剥離等の問題がなくなり、かつその接着層中に半導体素子が内蔵されているため、部品実装密度の向上、耐機械的特性、耐湿性の向上が図られる。

10 【0028】（第5の実施の形態）次に本発明の高周波半導体装置の第5の実施の形態について図7に示した高周波半導体装置の断面図を参照して説明する。図7において図6に示した第4の実施の形態と異なる点は、アルミナ基板32上に実装された半導体素子のうち、パワーアンプなどの放熱が必要なガリウム砒素パワー半導体素子1aを高熱伝導接着剤で固着し、金属ワイヤー5でアルミナ基板32と結線することにより、素子からアルミナ基板に直接放熱することができる。アルミナ基板上に直接素子を固着することの効果は大きい、金属ワイヤーを通じての放熱効果も認められる。素子の発熱が大きい場合に特に有効な形態になる。

20 【0029】（第6の実施の形態）次に本発明の高周波半導体装置の第6の実施の形態について図8に示した高周波半導体装置の断面図を参照して説明する。図8において図7に示した第5の実施の形態と異なる点はセラミック多層基板2と、アルミナ基板32を複合樹脂材料層10を介して接着する前に、アルミナ基板32上に金属ワイヤー5で結線されたガリウム砒素パワー半導体素子1aの周囲を液状のエポキシ樹脂6で封止したものである。エポキシ樹脂6はパワー半導体素子1aと金属ワイヤー5とを全部覆う程度の量があればよく、エポキシ樹脂硬化の際の樹脂広がりを考慮して、チクソ性の高い樹脂を選ぶのがよい。これによりセラミック多層基板2と、アルミナ基板32を複合樹脂材料層10を介して接着する際に、半導体素子および金属線にかかる応力を緩和することができ、金属線倒れ、断線などの不良がなくなり、組み立て歩留まりを向上することができる。さらに、前記半導体素子を封止したエポキシ樹脂を第1のセラミック基板と第2のセラミック基板のスペーサーとして利用することができ、その場合には基板間の間隙の調整に使うことができる。

30 【0030】（第7の実施の形態）次に本発明の高周波半導体装置の第7の実施の形態について図9に示した高周波半導体装置の断面図を参照して説明する。図9において図3に示した第2の実施の形態と異なる点は、セラミック多層基板2の下部面に凹部を有しており、半導体素子1a、1b、1c及び受動部品は凹部に搭載されており、セラミック多層基板2の下部面の凹部を囲む部分に外部接続用電極4が形成されている。尚、半導体素子とセラミック多層基板2の電極パターンとの接続法は金

属ワイヤーであってもよい。また、放熱用電極 14 と層間接続構造ビアホール 21 の無い構造であってもよい。半導体素子と受動部品搭載部が凹部になっていることにより、複合樹脂材料層を埋め込みやすくなる。

【0031】

【発明の効果】本発明の高周波半導体装置によれば、セラミック基板下部に半導体素子や受動部品を実装するため、基板下面を実装エリアとして活用でき、実装密度を向上することができる。また前記部品を複合樹脂で埋め込むことにより、耐機械的特性、耐湿性などの信頼性を向上することができる。さらに、下面に外部接続用電極を持つ複合樹脂を電極面が平坦になるように埋め込むことで、製品の搬送、取り扱いが容易になり、ユーザーでの実装性も向上する。

【0032】更に別発明の高周波半導体装置によれば、半導体素子をバンプによるフリップチップで基板に接続するため、配線長減少によるインピーダンス低下、浮遊容量低減、フリップチップ実装による実装密度の向上とパッケージの低背化が実現できる。さらにセラミック基板の下面に半導体を実装するため、基板上面にも部品実装が可能となり、製品全体としての実装密度をより高めることが可能になる。

【0033】更に別発明の高周波半導体装置によれば、半導体素子に放熱が必要な場合、半導体素子直下に高熱伝導樹脂材料を充填した層間接続構造を 1 箇所～複数箇所設けて、半導体素子表面と外部接続用電極の間に高熱伝導樹脂材料が充填された構造により、フリップチップ接続された半導体からの放熱を行うことができる。

【0034】更に別発明の高周波半導体装置によれば、第 1 のセラミック基板と第 2 のセラミック基板を要求される電気的特性、熱的特性、機械的特性に応じて使い分け、その基板を複合樹脂を介して積層し、小型の基板パッケージを提供することができる。第 1 の基板と第 2 の基板の線膨張係数が異なる場合でも、基板間に複合樹脂層が介在するため、その差異を吸収する信頼性の高いパッケージを供することができる。また第 1 の基板と第 2 の基板の間に半導体素子や受動部品を実装するため、第 1 の基板上に部品実装ができ、実装密度を向上することができる。さらに、前記部品を複合樹脂で埋め込むことにより、耐機械的特性、耐湿性などの信頼性を向上することができる。

【0035】更に別発明の高周波半導体装置によれば、第 2 の基板に半導体素子をフリップにより実装しているため、第 1 の基板と第 2 の基板の間にある樹脂層の厚みを薄くすることができる。また第 2 の基板に実装された半導体素子のインピーダンスの低下、浮遊容量低減、フリップチップ実装による実装密度の向上が実現できる。さらに第 1 のセラミック基板と第 2 のセラミック基板の間に半導体素子を実装するため、第 1 の基板上面にも部品実装が可能となり、製品全体としての実装密度をより

高めることができる。

【0036】更に別発明の高周波半導体装置によれば、第 2 の基板の半導体素子中、放熱が必要な素子を高熱伝導接着剤で固着し、金属線で基板と結線することにより、素子から第 2 のセラミック基板に直接放熱することができる。素子の発熱が大きい場合に特に有効な形態になる。

【0037】更に別発明の高周波半導体装置によれば、第 2 のセラミック基板上に金属線により結線された半導体素子周囲をエポキシ樹脂で封止してあるため、第 1 のセラミック基板と第 2 のセラミック基板を複合樹脂材料で接着する際に、半導体素子および金属線にかかる応力を緩和することができ、金属線倒れ、断線などの不良がなくなり、組み立て歩留まりを向上することができる。さらに、前記半導体素子を封止したエポキシ樹脂を第 1 のセラミック基板と第 2 のセラミック基板のスペーサーとして利用することができ、その場合には基板間の間隙の調整に使うことができる。

【0038】更に別発明の高周波半導体装置によれば、下部に凹部を有するセラミック基板の凹部にエポキシ樹脂と無機充填物からなる複合樹脂材料層が形成され、その複合樹脂材料層の下部は平坦な形状を有し、前記複合樹脂材料層の内部にはセラミック基板に接続された半導体素子や受動部品を埋没して搭載され、前記凹部以外の部分に外部接続用電極を有するため、凹部への複合樹脂材料層の充填が容易になる。

【図面の簡単な説明】

【図 1】本発明の第 1 の実施の形態における高周波半導体装置を示す断面図

【図 2】本発明の第 1 の実施の形態における高周波半導体装置を示す斜視図

【図 3】本発明の第 2 の実施の形態における高周波半導体装置を示す断面図

【図 4】本発明の第 3 の実施の形態における高周波半導体装置を示す断面図

【図 5】本発明の第 3 の実施の形態における高周波半導体装置を示す斜視図

【図 6】本発明の第 4 の実施の形態における高周波半導体装置を示す断面図

【図 7】本発明の第 5 の実施の形態における高周波半導体装置を示す断面図

【図 8】本発明の第 6 の実施の形態における高周波半導体装置を示す断面図

【図 9】本発明の第 7 の実施の形態における高周波半導体装置を示す断面図

【図 10】従来の高周波半導体装置を示す断面図

【符号の説明】

1 a ガリウム砒素パワー半導体素子（パワーアンプ素子）

1 b ガリウム砒素半導体素子（スイッチ素子）

(7)

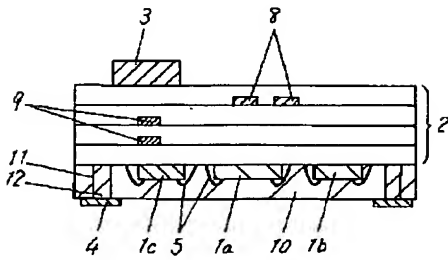
特開 2003-124435

12

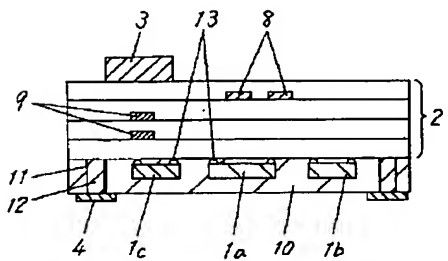
11

- 1 c 回路制御用半導体素子
- 2 セラミック多層基板（第1の基板）
- 3 チップ部品
- 4 外部接続用電極
- 5 金属ワイヤー
- 6 ポッティング樹脂
- 7 金属キャップ
- 8 印刷抵抗

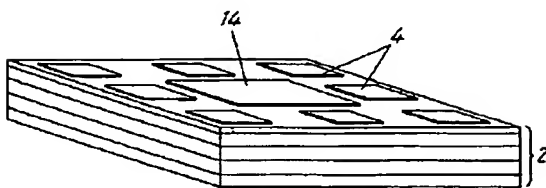
【図1】



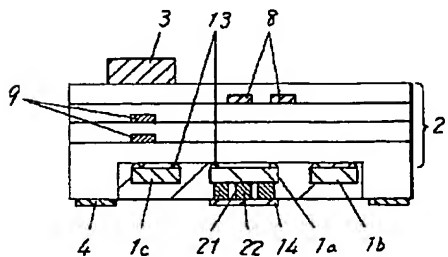
【図3】



【図5】



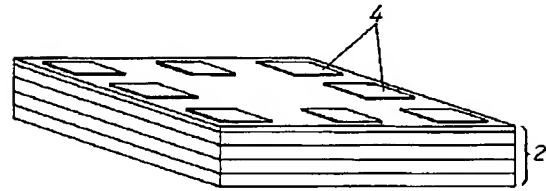
【図9】



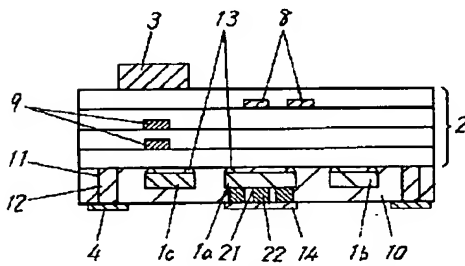
- 9 印刷コンデンサ

- 10 複合樹脂材料層
- 11、21 層間接続構造ビアホール
- 12 導電性樹脂
- 13 金属バンプ
- 14 放熱用電極（グランド電極）
- 22 高熱伝導樹脂
- 32 アルミナ基板（第2の基板）

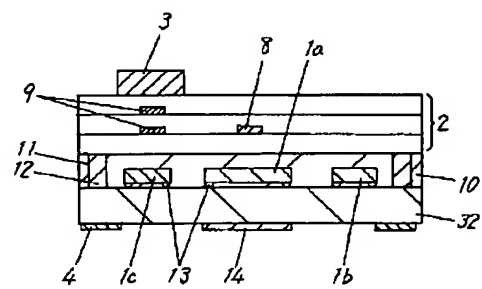
【図2】



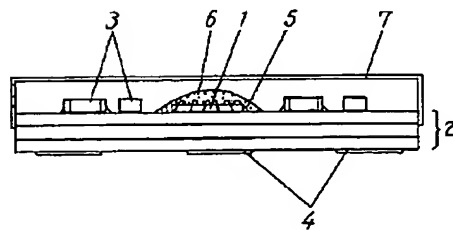
【図4】



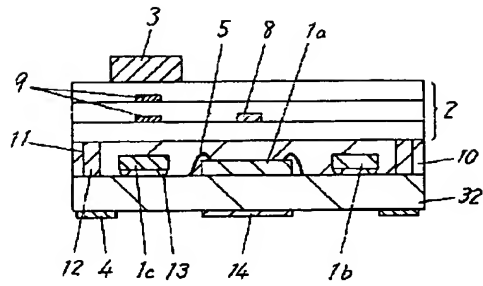
【図6】



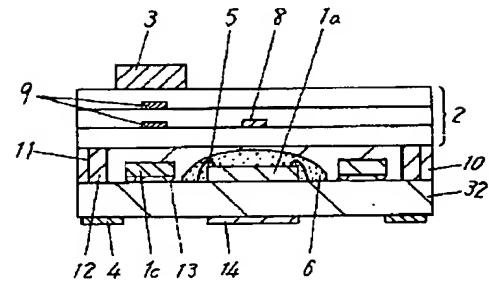
【図10】



【図7】



【図8】



フロントページの続き

(72) 発明者 金澤 邦彦
大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72) 発明者 中谷 誠一
大阪府門真市大字門真1006番地 松下電器
産業株式会社内

Fターム(参考) 5F036 AA01 BB21 BE01 BE09

*** NOTICES ***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] It is high frequency semiconductor equipment characterized by the compound resin ingredient layer which becomes the lower part of a ceramic substrate from an epoxy resin and inorganic packing being formed, and the lower part of the compound resin ingredient layer having a flat configuration, and the electrode for external connection being formed, and coming to be buried in the interior of said compound resin ingredient layer in the semiconductor device connected to the ceramic substrate, or a passive component.

[Claim 2] High frequency semiconductor equipment according to claim 1 characterized by a flip chip coming to carry out substrate mounting of the semiconductor device.

[Claim 3] It is high frequency semiconductor equipment according to claim 2 characterized by connecting to a compound resin ingredient layer the interlayer connection structure where the high temperature conduction resin ingredient was embedded, and the front face of a semiconductor device, and connecting said interlayer connection structure to the electrode for external connection which is a grand electrode and is an electrode for heat dissipation further.

[Claim 4] High frequency semiconductor equipment characterized by for there being the 1st ceramic substrate which has a circuit pattern, and the 2nd ceramic substrate which has a semiconductor device, and for a resin layer being among

both sides, having embedded the semiconductor device to the interior of the layer, and connecting electrically according to the interlayer connection structure where the conductive resin ingredient was embedded for the circuit pattern of the 1st substrate, and the circuit pattern of the 2nd substrate.

[Claim 5] High frequency semiconductor equipment according to claim 4 characterized by substrate mounting of the semiconductor device laid in the 2nd ceramic substrate being carried out by the flip chip.

[Claim 6] High frequency semiconductor equipment according to claim 5 with which a part of semiconductor device laid in the 2nd ceramic substrate is characterized by carrying out connection with a metal wire.

[Claim 7] High frequency semiconductor equipment according to claim 6 characterized by coming to close the perimeter of a semiconductor device by which connection was carried out with the metal wire of the 2nd ceramic substrate installation with a liquefied epoxy resin.

[Claim 8] It is high frequency semiconductor equipment characterized by for the lower part of the compound resin ingredient layer to have a flat configuration, and to bury it, to carry [to form the compound resin ingredient layer which consists of an epoxy resin and inorganic packing in the crevice of the ceramic substrate which has a crevice in the lower part,] the semiconductor device and the passive component which were connected to the ceramic substrate in the interior of said compound resin ingredient layer, and to have an electrode for external connection into parts other than said crevice.

[Translation done.]

* NOTICES *

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the structure of a RF semiconductor device where a high frequency semiconductor component, a control integrated circuit device, and its circumference circuit were laid, especially relates to the structure of a package.

[0002]

[Description of the Prior Art] The requests of the modularization of the all-in-one structure with which the receiving system and the transmitting system were united are mounting in the form of RF module in the high frequency semiconductor device mainly used for mobile communication equipment, such as a cellular phone. The miniaturization is called for from that of the package of an in [the semiconductor device mounted and chip mark increasing further] by incorporating the system by which a high frequency semiconductor component, a control integrated circuit device, and its circumference circuit were laid, and the receiving system and the transmitting system were united.

[0003] The example of conventional high frequency semiconductor equipment is explained using drawing 10 . drawing 10 -- setting -- 1 -- for chips, such as a chip resistor, a chip capacitor, and a chip inductor, and 4, as for a metal wire and 6, a lower electrode and 5 are [semiconductor devices, such as a transistor, and 2 / a ceramic multilayer substrate and 3 / potting resin and 7] metal caps. On the ceramic multilayer substrate 2 front face, the land for component mounting and electrode circuit pattern for carrying a semiconductor device and a chip are formed by etching of a screen printing metallurgy group thin film etc. Dice bond of the semiconductor chip 1 is carried out to the component-mounting land on the

ceramic multilayer substrate 2, the electrode circuit pattern formed on the ceramic multilayer substrate 2 front face is connected with the metal wire 5, and the semiconductor chip 1 and the metal wire 5 are protected by potting resin 6. Furthermore, the chip 3 is also mounted in the position with solder. The metal cap 7 used as a package is attached in the ceramic multilayer substrate 2. Furthermore, although the surface electrode circuit pattern of the ceramic multilayer substrate 2 is not illustrated, it has flowed electrically with the lower electrode 4 by the through hole which penetrates a ceramic multilayer substrate.

[0004]

[Problem(s) to be Solved by the Invention] However, in the conventional high frequency semiconductor device, while the components mark mounted increased, it could not respond to a miniaturization from that of a package, but the high frequency semiconductor equipment of new structure was required of the structure of laying a semiconductor device and a chip on a ceramic multilayer substrate.

[0005] Moreover, since the semiconductor chip which are heater elements, such as power amplification, is carried on the ceramic multilayer substrate, the heat generated from the semiconductor chip is transmitted to the lower part through all ceramic multilayer substrates, and has structure which radiates heat from a lower electrode. For this reason, the thermal resistance of a ceramic multilayer substrate was high, and the semiconductor chip which consumes large power had the trouble of being in an elevated-temperature condition, without radiating heat enough.

[0006] This invention is what solves the above technical problems.

Semiconductor devices, such as power amplification and a switch, By building in an all-in-one in the substrate which had the system of the receiving system containing passive components, such as active parts, such as a semiconductor device for control, resistance, a capacitor, an inductor, and a filter, and a transmitting system laminated It aims at offering the characteristic high frequency semiconductor equipment of a microminiaturization and a raise in heat

dissipation to improvement in electrical characteristics, such as an impedance fall [by wire-length reduction], reduction [of stray capacity], and noise-proof disposition top.

[0007]

[Means for Solving the Problem] The layer which consists of a compound resin ingredient which becomes the lower part of a ceramic substrate from an epoxy resin and inorganic packing is formed, and high frequency semiconductor equipment according to claim 1 is characterized by having a flat configuration, and the electrode for external connection being formed, and the lower part of the layer coming to be buried in the interior of the layer in the semiconductor device connected to the ceramic substrate, or a passive component. Thereby, since a semiconductor device and a passive component are mounted in the ceramic substrate lower part, a substrate inferior surface of tongue can be utilized as mounting area, and packaging density can be improved. Moreover, by embedding said component by compound resin, dependability, such as a mechanical property-proof and moisture resistance, can be improved. Furthermore, by embedding the compound resin which has an electrode for external connection in an inferior surface of tongue so that an electrode surface may become flat, conveyance of a product and handling become easy and mounting nature's in a user improve.

[0008] A high frequency semiconductor device according to claim 2 is characterized by a flip chip coming to carry out substrate mounting of the semiconductor device. Since a semiconductor device is connected to a substrate by the flip chip by the bump, the impedance fall, the stray capacity reduction, and the reduction in the back of improvement in packaging density and a package by flip chip mounting by wire-length reduction are realizable. Since a semi-conductor is furthermore mounted in the inferior surface of tongue of a ceramic substrate, component mounting becomes possible also on the substrate top face, and it becomes possible to raise the packaging density as the whole product more.

[0009] It is characterized by connecting high frequency semiconductor equipment

according to claim 3 to the front face of the semiconductor device by which flip chip bonding was carried out according to the interlayer connection structure where the high temperature conduction resin ingredient was embedded and formed in the compound resin ingredient layer, and connecting said interlayer connection structure to the electrode for external connection which is a grand electrode and is an electrode for heat dissipation further. According to the structure where one - two or more interlayer connection structures were established, and it filled up with the high temperature conduction resin ingredient by this between the semiconductor device front face which are heater elements, such as power amplification, and the electrode for external connection, heat dissipation from a semi-conductor by which flip chip bonding was carried out can be performed enough, and ground potential can be taken certainly.

[0010] High frequency semiconductor equipment according to claim 4 has the 1st ceramic substrate which has a circuit pattern, and the 2nd ceramic substrate which has a semiconductor device, a resin layer is among both sides, a semiconductor device is embedded to the interior of the layer, and the circuit pattern of the 1st ceramic substrate and the circuit pattern of the 2nd ceramic substrate are characterized by the structure electrically connected according to the interlayer connection structure which the conductive resin ingredient was embedded and was formed. According to the electrical characteristics and the thermal property that the 1st ceramic substrate and 2nd ceramic substrate are required, and a mechanical property, it can use properly by this, the laminating of the substrate can be carried out through compound resin, and a small substrate package can be offered. Since a compound resin layer intervenes between substrates even when the coefficient of linear expansion of the 1st substrate and the 2nd substrate differs, a package with the high dependability which absorbs the difference can be offered. Moreover, since a semiconductor device and a passive component are mounted between the 1st substrate and the 2nd substrate, component mounting can be possible also for the 1st substrate top face, and the packaging density as the whole product can be improved.

Furthermore, dependability, such as a mechanical property-proof and moisture resistance, can be improved by embedding said component by compound resin.

[0011] High frequency semiconductor equipment according to claim 5 is characterized by the semiconductor device laid in the 2nd ceramic substrate being connected by the flip chip in the semiconductor device of claim 4. Thereby, since the semiconductor device is mounted in the 2nd substrate with a flip, thickness of the resin layer between the 1st substrate and the 2nd substrate can be made thin. Moreover, improvement in the packaging density by the fall of the impedance of the semiconductor device mounted in the 2nd substrate, stray capacity reduction, and flip chip mounting is realizable. Since a semiconductor device is furthermore mounted between the 1st ceramic substrate and the 2nd ceramic substrate, component mounting becomes possible also on the 1st substrate top face, and the packaging density as the whole product can be raised more.

[0012] It is characterized by carrying out connection of a part of semiconductor device by which high frequency semiconductor equipment according to claim 6 was laid in the 2nd ceramic substrate in the semiconductor device of claim 5 with a metal wire. According to this, among the semiconductor devices of the 2nd substrate, when heat dissipation fixes a required component with high temperature conduction adhesives and connects with a substrate with a metal wire, heat can be directly radiated from a component to the 2nd ceramic substrate. When generation of heat of a component is large, it becomes an effective gestalt especially.

[0013] It is characterized by high frequency semiconductor equipment according to claim 7 coming to close the perimeter of a semiconductor device by which connection was carried out with the metal wire of the 2nd ceramic substrate installation with a liquefied epoxy resin in a semiconductor device according to claim 6. Since the perimeter of a semiconductor device by which connection was carried out with the metal wire on the 2nd ceramic substrate is closed with the epoxy resin according to this, in case the 1st ceramic substrate and 2nd ceramic

substrate are pasted up with a compound resin ingredient, the stress concerning a semiconductor device and a metal wire can be eased, defects, such as a failure by the metal wire and an open circuit, die, and the assembly yield can be improved. Furthermore, the epoxy resin which closed said semiconductor device can be used as a spacer of the 1st ceramic substrate and the 2nd ceramic substrate, and it can use for adjustment of the gap between substrates in that case.

[0014] The compound resin ingredient layer which consists of an epoxy resin and inorganic packing is formed in the crevice of the ceramic substrate which has a crevice in the lower part, the lower part of the compound resin ingredient layer has a flat configuration, it is buried, the semiconductor device and passive component which were connected to the ceramic substrate are carried in the interior of said compound resin ingredient layer, and high frequency semiconductor equipment according to claim 8 has an electrode for external connection into parts other than said crevice. For this reason, restoration of the compound resin ingredient layer formed in a crevice becomes easy.

[0015]

[Embodiment of the Invention] Below, the gestalt of operation of the high frequency semiconductor equipment in this invention is explained, referring to a drawing.

[0016] (Gestalt of the 1st operation) Drawing 1 is the sectional view of the high frequency semiconductor equipment in the gestalt of operation of the 1st of this invention. Moreover, drawing 2 is the perspective view similarly seen from the rear face of the high frequency semiconductor equipment in the gestalt of operation of the 1st of this invention.

[0017] The gallium arsenide power semiconductor device whose 1a is power amplification in drawing 1, The gallium arsenide semiconductor device and 1c whose 1b is a switching device The silicon semiconductor device for circuit control, The ceramic multilayer substrate which is not contracted [by which 2 built the printing resistance 8 by which printing formation was carried out with the

paste ingredient containing a metal, and the printing capacitor 9 in the inner layer, and low-temperature baking formation was carried out], Chips, such as a chip capacitor for 3 to tune a high frequency circuit constant finely, The compound resin ingredient layer which a metal wire and 10 become from inorganic bulking agents, such as an epoxy resin and a silica, in 5, The electrode for external connection with which 4 was formed in the lower front face of a compound resin ingredient layer, two or more beer halls where 11 was formed in the compound resin ingredient layer, and 12 are conductive resin embedded in two or more beer halls. The land for component mounting and electrode circuit pattern for carrying a semiconductor device chip and a chip are formed in the inferior surface of tongue of the ceramic multilayer substrate 2 which contained the printing resistance 8 and the printing capacitor 9 in the inner layer by etching of a screen printing metallurgy group thin film etc. Dice bond of gallium arsenide power semiconductor device 1a which is power amplification, gallium arsenide semiconductor device 1b which is a switching device, and the silicon semiconductor device 1c for circuit control is carried out to the component-mounting land of ceramic multilayer substrate 2 inferior surface of tongue with a pewter etc., and they are connected with the electrode circuit pattern formed on the ceramic multilayer substrate 2 inferior-surface-of-tongue front face with the metal wire 5. Furthermore, although not illustrated, fixing connection of two or more passive components, such as a chip resistor, a chip capacitor, and a chip inductor, is made with the pewter etc. on the circuit pattern formed in the inferior surface of tongue of the ceramic multilayer substrate 2. the chip size of a semiconductor device -- power amplification: -- 1.6mmx0.6mm, the thickness of 100 micrometers, switch:0.8mmx0.6mm, the thickness of 150 micrometers, and the object for control -- it is 300 micrometers in component:1.0mmx0.7mm and thickness. Semiconductor devices 1a, 1b, and 1c and a passive component are embedded by the compound resin ingredient layer 10 which consists of inorganic bulking agents with which the electrode 4 for external connection was formed in the lower front face, such as an epoxy resin and a silica. As shown in drawing 2 ,

the compound resin ingredient layer 10 is a configuration with the flat lower part, and the electrode surface is flat. Two or more interlayer connection structure beer.halls 11 where conductive resin 12 was embedded in the pan compound resin ingredient layer 10 are formed, and the interlayer connection structure beer hall 11 is agreed and formed in the part of the electrode 4 for external connection of said compound resin ingredient layer. The interlayer connection structure beer hall 11 plays the role with which even an electrode pulls out the circuit pattern formed in the inferior surface of tongue of the ceramic multilayer substrate 2, and the role which radiates heat through a ceramic multilayer substrate in generation of heat from a semiconductor device. The diameter of a beer hall is 200micrometerphi, and the interior is filled up with the paste of a copper system as conductive resin 12. Furthermore an electrode circuit pattern is formed also in the top face of the ceramic multilayer substrate 2, and fixing connection of two or more chips 3, such as a chip resistor, a chip capacitor, and a chip inductor, is made with the pewter etc. on the electrode pattern on top. The constant of a high frequency circuit is decided with the printing resistance 8 and the printing capacitor 9 which were formed between the layers of the ceramic multilayer substrate 2, and the passive component with which the compound resin ingredient layer 10 was buried and loaded, and the high frequency circuit constant for every high frequency semiconductor equipment is finely tuned with the chip 3 connected to the top face of the ceramic multilayer substrate 2. Moreover, although the top-face electrode pattern, printing resistance / printing capacitor formed between layers and the electrode pattern between layers, and the electrode pattern at the bottom are not illustrated by the ceramic multilayer substrate 2, in it, they have flowed electrically by the through hole which penetrates a ceramic multilayer substrate.

[0018] The thickness of the compound resin ingredient layer 10 is decided with the height of the semiconductor device mounted and a passive component, and, in the case of a semiconductor device, in the case of thickness with a wire-loop height of +300 micrometers and a passive component, let resin thickness with a

components height of +300 micrometers be a standard. The electrode for external connection which consists of a conductor is formed in the compound resin ingredient layer rear face, and since the rear face is flat, conveyance in a process, handling, and mounting by the user are easy. Moreover, although the silica is used for the inorganic bulking agent as a compound resin ingredient layer 10 with the gestalt 1 of operation, it is also possible to replace a bulking agent with an alumina and to use ** possible [choosing a packing material according to a required property], when high heat dissipation nature is required. Heat dissipation will be possible enough by this.

[0019] (Gestalt of the 2nd operation) The gestalt of operation of the 2nd of the high frequency semiconductor equipment of this invention is explained below with reference to the sectional view of the high frequency semiconductor equipment shown in drawing 3 .

[0020] Flip chip bonding of the different point from the gestalt of the 1st operation shown in drawing 1 in drawing 3 is done by the bump 13 who used gallium arsenide power semiconductor device 1a, gallium arsenide semiconductor device 1b of a switching device, and silicon semiconductor device 1c for circuit control as a metal core and the heart on the circuit pattern of the inferior surface of tongue of the ceramic multilayer substrate 2. The SBB (stud ball bonding) approach which used the gold streak is used for the bump 13, and the clearance between semiconductor devices 1a, 1b, and 1c and the ceramic multilayer substrate 2 is about 40 micrometers. In addition, as an approach of following a bump, it plates around by using copper core material as the heart, and although there are the approach of pasting up with conductive resin, ACF (anisotropy conductivity film), a pewter ingredient, etc., the effectiveness that all are the same is acquired. As compared with the case where fix a semiconductor device to a substrate and it connects with a metal wire, mounting height can be made low at abbreviation 1/2. In the case of this gestalt, the thickness of the compound resin after the closure makes chip height of +300 micrometers a standard. Thus, if flip chip mounting of the semiconductor device is carried out on the ceramic

substrate inferior surface of tongue, since it can approach, and a semiconductor device can be placed compared with the substrate connection by the metal wire and component mounting will be possible also for a substrate top face, the packaging density as the whole product improves.

[0021] Furthermore, electrical circuit-effectiveness, such as an impedance fall by wire-length reduction and reduction of stray capacity, is also acquired.

[0022] (Gestalt of the 3rd operation) The gestalt of operation of the 3rd of the high frequency semiconductor equipment of this invention is explained below with reference to the perspective view seen from the rear face of the high frequency semiconductor equipment shown in the sectional view and drawing 5 of the high frequency semiconductor equipment shown in drawing 4 .

[0023] A different point from the gestalt of the 2nd operation shown in drawing 3 in drawing 4 is agreed and formed in the part of the electrode 14 for heat dissipation which formed the interlayer connection structure beer hall 21 in the location [directly under] of gallium arsenide power semiconductor device 1a which is power amplification, and was formed in the lower front face of the compound resin ingredient layer 10. As shown in drawing 5 , the electrode 14 for heat dissipation of a larger area than two or more electrodes 4 for external connection and the electrode 4 for external connection is formed in the lower front face of the compound resin ingredient layer 10, and thereby, heat dissipation from electrode gallium arsenide power semiconductor device 1a can be effectively performed through the interlayer connection structure beer hall 21. The electrode 14 for heat dissipation serves as the grand electrode, and can aim at touch-down of ground potential enough as high frequency semiconductor equipment.

[0024] Interlayer connection structure beer hall 21 path can be suitably chosen from 150micrometerphi to 500micrometerphi, and carries out one in all piece - plurality formation at the chip size of gallium arsenide power semiconductor device 1a. Although the interior is filled up with high temperature conduction resin 22, the same effectiveness is acquired even if filled up with the conductive resin

12 used for the interlayer connection structure beer hall 11 for connecting the electrode 4 for external connection and the electrode pattern of ceramic multilayer substrate 2 inferior surface of tongue which were formed in the lower front face of the compound resin ingredient layer 10. Thereby, when generation of heat of a component by which flip chip bonding was carried out is a large power semiconductor device, heat dissipation from a semi-conductor can be performed enough.

[0025] (Gestalt of the 4th operation) The gestalt of operation of the 4th of the high frequency semiconductor equipment of this invention is explained below with reference to the sectional view of the high frequency semiconductor equipment shown in drawing 6 .

[0026] The ceramic multilayer substrate 2 (the 1st substrate) which is not contracted [the printing resistance 8 by which printing formation was carried out with the paste ingredient containing a metal in the gestalt of the 4th operation, and / by which built the printing capacitor 9 in the inner layer, and low-temperature baking formation was carried out], Semiconductor device 1c of the silicon the gallium arsenide semiconductor devices 1a and 1b, such as power amplification and a switch, and for circuit control has the structure pasted up and unified with the gestalt said whose compound resin ingredient layer 10 is pinched with the alumina substrate 32 (the 2nd substrate) by which flip chip mounting was carried out. Into said compound resin ingredient layer 10, the beer hall 11 for connecting electrically the ceramic multilayer substrate 2 and the alumina substrate 32 is formed, and the interior is filled up with conductive resin 12. Beer hall 11 path has filled up the paste of a copper system with 200 micrometers into the interior. Although not illustrated in the alumina substrate 32, it has the penetration through hole for connecting electrically the surface electrode pattern, the electrode 4 for external connection, and the electrode 14 for heat dissipation of the alumina substrate 32.

[0027] Since problems, such as exfoliation by the difference in coefficient of linear expansion, are lost by this in order to use a compound resin ingredient for

adhesion of two or more substrates, and the semiconductor device is built in in the glue line, improvement in a component-mounting consistency, a mechanical property-proof, and damp-proof improvement are achieved.

[0028] (Gestalt of the 5th operation) The gestalt of operation of the 5th of the high frequency semiconductor equipment of this invention is explained below with reference to the sectional view of the high frequency semiconductor equipment shown in drawing 7 . A different point from the gestalt of the 4th operation shown in drawing 6 in drawing 7 can radiate heat from a component directly to an alumina substrate, when heat dissipation of power amplification etc. fixes required gallium arsenide power semiconductor device 1a with high temperature conduction adhesives and connects with the alumina substrate 32 with the metal wire 5 among the semiconductor devices mounted on the alumina substrate 32. Although the effectiveness of fixing a direct component on an alumina substrate is large, the heat dissipation effectiveness of leading a metal wire is also accepted. When generation of heat of a component is large, it becomes an effective gestalt especially.

[0029] (Gestalt of the 6th operation) The gestalt of operation of the 6th of the high frequency semiconductor equipment of this invention is explained below with reference to the sectional view of the high frequency semiconductor equipment shown in drawing 8 . A different point from the gestalt of the 5th operation shown in drawing 7 in drawing 8 closes the perimeter of gallium arsenide power semiconductor device 1a by which connection was carried out with the metal wire 5 on the alumina substrate 32 with the liquefied epoxy resin 6, before pasting up the ceramic multilayer substrate 2 and the alumina substrate 32 through the compound resin ingredient layer 10. An epoxy resin 6 is [that there should all just be an amount of wrap extent about power semiconductor device 1a and the metal wire 5] good to choose thixotropic high resin in consideration of the resin breadth in the case of epoxy resin hardening. In case this pastes up the ceramic multilayer substrate 2 and the alumina substrate 32 through the compound resin ingredient layer 10, the stress concerning a semiconductor device and a metal

wire can be eased, defects, such as a failure by the metal wire and an open circuit, die, and the assembly yield can be improved. Furthermore, the epoxy resin which closed said semiconductor device can be used as a spacer of the 1st ceramic substrate and the 2nd ceramic substrate, and it can use for adjustment of the gap between substrates in that case.

[0030] (Gestalt of the 7th operation) The gestalt of operation of the 7th of the high frequency semiconductor equipment of this invention is explained below with reference to the sectional view of the high frequency semiconductor equipment shown in drawing 9. A different point from the gestalt of the 2nd operation shown in drawing 3 in drawing 9 has the crevice in the lower side of the ceramic multilayer substrate 2, semiconductor devices 1a, 1b, and 1c and a passive component are carried in the crevice, and the electrode 4 for external connection is formed in the part surrounding the crevice of the lower side of the ceramic multilayer substrate 2. In addition, the continuation of a semiconductor device and the electrode pattern of the ceramic multilayer substrate 2 may be a metal wire. Moreover, you may be structure without the electrode 14 for heat dissipation, and the interlayer connection structure beer hall 21. When a semiconductor device and the passive component loading section are a crevice, it becomes easy to embed a compound resin ingredient layer.

[0031]

[Effect of the Invention] According to the high frequency semiconductor equipment of this invention, since a semiconductor device and a passive component are mounted in the ceramic substrate lower part, a substrate inferior surface of tongue can be utilized as mounting area, and packaging density can be improved. Moreover, by embedding said component by compound resin, dependability, such as a mechanical property-proof and moisture resistance, can be improved. Furthermore, by embedding the compound resin which has an electrode for external connection in an inferior surface of tongue so that an electrode surface may become flat, conveyance of a product and handling become easy and mounting nature's in a user improve.

[0032] Furthermore, according to the high frequency semiconductor device of another invention, since a semiconductor device is connected to a substrate by the flip chip by the bump, the impedance fall, the stray capacity reduction, and the reduction in the back of improvement in packaging density and a package by flip chip mounting by wire-length reduction are realizable. Since a semi-conductor is furthermore mounted in the inferior surface of tongue of a ceramic substrate, component mounting becomes possible also on the substrate top face, and it becomes possible to raise the packaging density as the whole product more.

[0033] Furthermore, according to the high frequency semiconductor equipment of another invention, when heat dissipation is required, one - two or more interlayer connection structures filled up with the high temperature conduction resin ingredient can be established directly under a semiconductor device, and the structure where it filled up with the high temperature conduction resin ingredient between the semiconductor device front face and the electrode for external connection can perform heat dissipation from a semi-conductor by which flip chip bonding was carried out to a semiconductor device.

[0034] Furthermore, according to the high frequency semiconductor equipment of another invention, according to the electrical characteristics and the thermal property that the 1st ceramic substrate and 2nd ceramic substrate are required, and a mechanical property, it can use properly, the laminating of the substrate can be carried out through compound resin, and a small substrate package can be offered. Since a compound resin layer intervenes between substrates even when the coefficient of linear expansion of the 1st substrate and the 2nd substrate differs, a package with the high dependability which absorbs the difference can be offered. Moreover, since a semiconductor device and a passive component are mounted between the 1st substrate and the 2nd substrate, component mounting can be possible on the 1st substrate, and packaging density can be improved. Furthermore, dependability, such as a mechanical property-proof and moisture resistance, can be improved by embedding said component by compound resin.

[0035] Furthermore, according to the high frequency semiconductor equipment of another invention, since the semiconductor device is mounted in the 2nd substrate with a flip, thickness of the resin layer between the 1st substrate and the 2nd substrate can be made thin. Moreover, improvement in the packaging density by the fall of the impedance of the semiconductor device mounted in the 2nd substrate, stray capacity reduction, and flip chip mounting is realizable. Since a semiconductor device is furthermore mounted between the 1st ceramic substrate and the 2nd ceramic substrate, component mounting becomes possible also on the 1st substrate top face, and the packaging density as the whole product can be raised more.

[0036] Furthermore, according to the high frequency semiconductor equipment of another invention, among the semiconductor device of the 2nd substrate, when heat dissipation fixes a required component with high temperature conduction adhesives and connects with a substrate with a metal wire, heat can be directly radiated from a component to the 2nd ceramic substrate. When generation of heat of a component is large, it becomes an effective gestalt especially.

[0037] Furthermore, since the perimeter of a semiconductor device by which connection was carried out with the metal wire on the 2nd ceramic substrate is closed with the epoxy resin according to the high frequency semiconductor equipment of another invention, in case the 1st ceramic substrate and 2nd ceramic substrate are pasted up with a compound resin ingredient, the stress concerning a semiconductor device and a metal wire can be eased, defects, such as a failure by the metal wire and an open circuit, die, and the assembly yield can be improved. Furthermore, the epoxy resin which closed said semiconductor device can be used as a spacer of the 1st ceramic substrate and the 2nd ceramic substrate, and it can use for adjustment of the gap between substrates in that case.

[0038] Furthermore, according to the high frequency semiconductor equipment of another invention, the compound resin ingredient layer which consists of an epoxy resin and inorganic packing is formed in the crevice of the ceramic

substrate which has a crevice in the lower part. Since the lower part of the compound resin ingredient layer has a flat configuration, it is buried, the semiconductor device and passive component which were connected to the ceramic substrate are carried in the interior of said compound resin ingredient layer and it has an electrode for external connection into parts other than said crevice, restoration of the compound resin ingredient layer to a crevice becomes easy.

[Translation done.]

* NOTICES *

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] The sectional view showing the high frequency semiconductor equipment in the gestalt of operation of the 1st of this invention

[Drawing 2] The perspective view showing the high frequency semiconductor equipment in the gestalt of operation of the 1st of this invention

[Drawing 3] The sectional view showing the high frequency semiconductor equipment in the gestalt of operation of the 2nd of this invention

[Drawing 4] The sectional view showing the high frequency semiconductor equipment in the gestalt of operation of the 3rd of this invention

[Drawing 5] The perspective view showing the high frequency semiconductor equipment in the gestalt of operation of the 3rd of this invention

[Drawing 6] The sectional view showing the high frequency semiconductor equipment in the gestalt of operation of the 4th of this invention

[Drawing 7] The sectional view showing the high frequency semiconductor equipment in the gestalt of operation of the 5th of this invention

[Drawing 8] The sectional view showing the high frequency semiconductor equipment in the gestalt of operation of the 6th of this invention

[Drawing 9] The sectional view showing the high frequency semiconductor equipment in the gestalt of operation of the 7th of this invention

[Drawing 10] The sectional view showing conventional high frequency semiconductor equipment

[Description of Notations]

1a Gallium arsenide power semiconductor device (power amplification component)

1b Gallium arsenide semiconductor device (switching device)

1c The semiconductor device for circuit control

2 Ceramic Multilayer Substrate (1st Substrate)

3 Chip

4 Electrode for External Connection

5 Metal Wire

6 Potting Resin

7 Metal Cap

8 Printing Resistance

9 Printing Capacitor

10 Compound Resin Ingredient Layer

11 21 Interlayer connection structure beer hall

12 Conductive Resin

13 Metal Bump

14 Electrode for Heat Dissipation (Grand Electrode)

22 High Temperature Conduction Resin
32 Alumina Substrate (2nd Substrate)

[Translation done.]

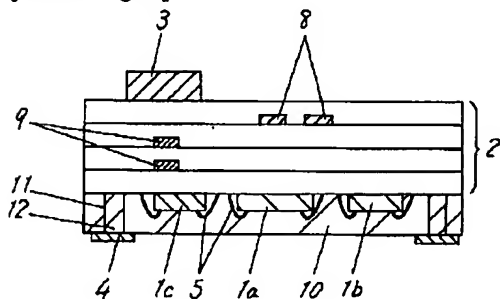
* NOTICES *

JPO and NCIPI are not responsible for any
damages caused by the use of this translation.

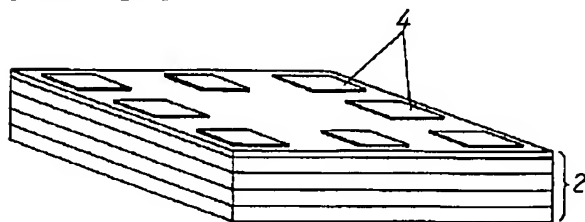
- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
 - 2.**** shows the word which can not be translated.
 - 3.In the drawings, any words are not translated.
-

DRAWINGS

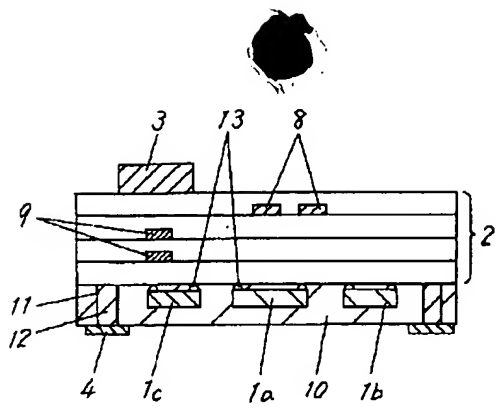
[Drawing 1]



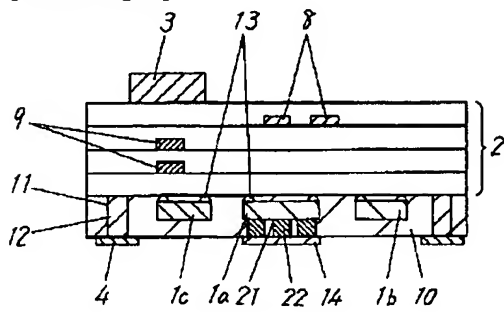
[Drawing 2]



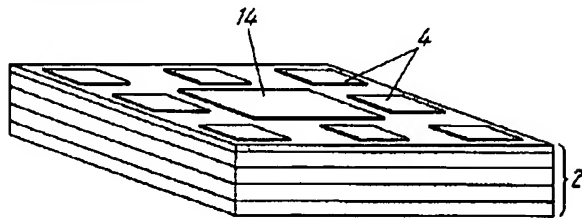
[Drawing 3]



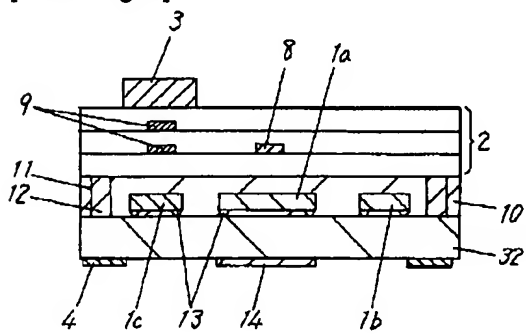
[Drawing 4]



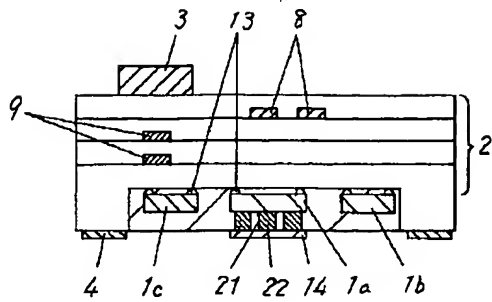
[Drawing 5]



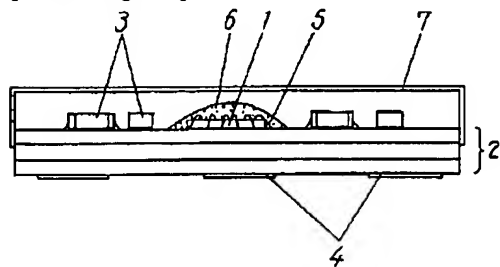
[Drawing 6]



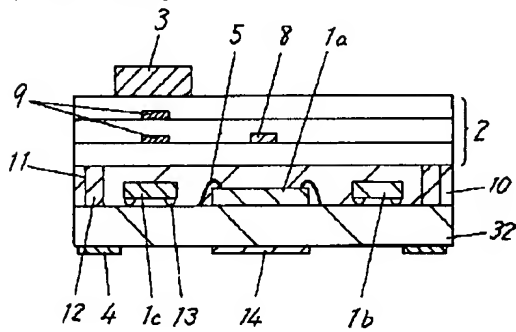
[Drawing 9]



[Drawing 10]



[Drawing 7]



[Drawing 8]

